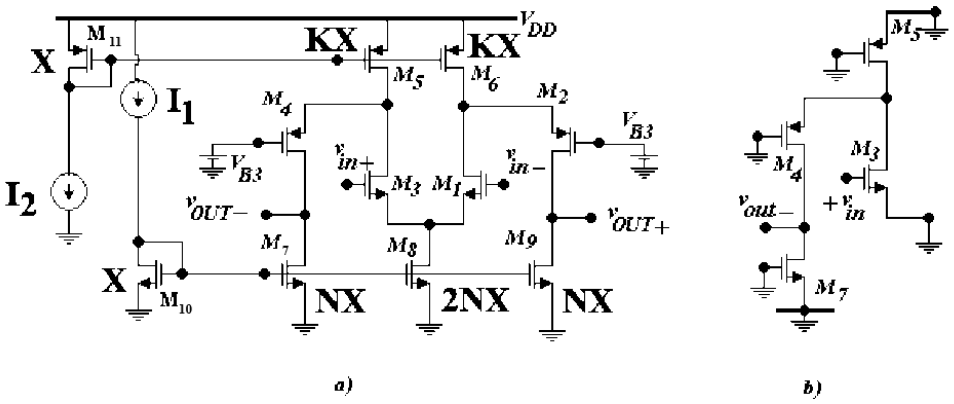
TPVLSIA - Model test grilă 2025-2026

În circuitul din figură este prezentat un amplificator cu tranzistoare MOS. Notația X reprezintă raportul dimensiunilor tranzistoarelor. Se va considera ca M_1 este identic cu M_3, M_2 este identic cu M_4 iar rapoartele dimensiunilor geometrice a celorlalte tranzistoare sunt notate pe figură. I_1 si I_2 sunt surse de curent ideale. În absența unor precizări suplimentare, se va considera că intrările diferențiale sunt egale, respectiv $v_{in+}=v_{in-}$. În condițiile precizate anterior, polarizarea asigură plasarea tuturor tranzistoarelor în saturație.

Se va considera $I_1=I$, $I_2=2I$, K=4, N=4.



1. Valoarea curentului de drenă al lui M_7 este:

A. I
B. 4I
C. 2I
D. 8I

2. Valoarea curentului de drenă al lui M_6 este:

A. I
B. 4I
C. 2I
D. 8I

3. Pentru tensiuni egale aplicate pe grilele M_1 și M_3, astfel încât toate tranzistoarele să se mențină în saturație, curenții de drenă ai M_2 și M_4 se vor regăsi în relația:

A. $\boldsymbol{I_{D_{M_2}} = I_{D_{M_4}}}$
B. $I_{D_{M_2}} = 0.5\, I_{D_{M_4}}$
C. $I_{D_{M_2}} = 2I_{D_{M_4}}$
D. $I_{D_{M_2}} = 4I_{D_{M_4}}$

4. Pentru tensiune aplicată pe grila M_1 mai mare decat cea aplicată pe grila M_3, astfel încât toate tranzistoarele să se mențină în saturație, curenții de drenă ai M_2 și M_4 se vor regăsi în relația:

A. $I_{D_{M_2}} = I_{D_{M_4}}$
B. $\boldsymbol{I_{D_{M_2}} < I_{D_{M_4}}}$
C. $I_{D_{M_2}} > I_{D_{M_4}}$
D. $I_{D_{M_2}} = 2I_{D_{M_4}}$

5. Pentru tensiune aplicată pe grila M_1 mai mare decat cea aplicată pe grila M_3, astfel încât toate tranzistoarele să se mențină în saturație, ieșirile în tensiune ale amplificatorului se vor regăsi în relația:

A. $v_{OUT+} = v_{OUT-}$
B. $\boldsymbol{v_{OUT+} < v_{OUT-}}$
C. $v_{OUT+} > v_{OUT-}$
D. $v_{OUT+} = 2v_{OUT-}$

6. Pentru plasarea în saturație a M_5 – M_6, valoarea maximă a lui V_{B3} este dată de:

A. $\boldsymbol{V_{DD} - V_{OV_{5,6}} - V_{SG_{2,3}}}$
B. $V_{DD} - V_{SG_{5,6}} - V_{SG_{2,3}}$
C. $V_{OV_{5,6}} + V_{SG_{2,3}}$
D. $V_{SG_{5,6}} + V_{SG_{2,3}}$

7. Combinația curentilor prin tranzistoare ce permite funcționarea structurii este:

A. I_1=2I, I_2=4I, K=4, N=4.
B. I_1=I, I_2=I, K=4, N=4.
C. I_1=I, I_2=2I, K=2, N=4.
D. I_1=I, I_2=2I, K=4, N=2.

8. Gama dinamică la intrare pe modul diferențial este data de:

A. $\boldsymbol{+/-4\sqrt{I/\mu_n C_{ox} X}}$
B. $+/-2\sqrt{I/\mu_n C_{ox} X}$
C. $+/-\sqrt{I/\mu_n C_{ox} X}$
D. $+/-8\sqrt{I/\mu_n C_{ox} X}$

9. Valoarea aproximativă a amplificării etajului, urmarind schema echivalentă din fig b) și considerând pentru toate tranzistoarele (transconductanța) g_m=0.1mS și (rezistența drenă sursă) r_{ds}=100kΩ, este:

A. -8.333
B. -8333
C. -83.33
D. -833.3