P1. Care este caracteristica principală, care diferențiază arhitectura Harvard de arhitectura Von Neumann?

a. Folosește un singur bus comun atât pentru instrucțiuni, cât și pentru date.

b. Dispune de memorii și bus-uri separate pentru instrucțiuni și date, permițând accesul simultan la ambele.

c. Nu utilizează un program counter (**PC**), instrucțiunile fiind executate aleatoriu.

d. Stochează datele exclusiv în registre interne ale procesorului, fără memorie externă.

P2. Se consideră că valorile încărcate în regiștrii **R0** și **R1** ai unui procesor MIPS sunt **0**, respectiv **1**. Procesorul execută următorul set de instrucțiuni, cu valorile inițiale **R0 = 0**, **R1 = 1.**

Adresa 10: **ADD R2**, **R0**, **R0**
Adresa 11: **SLTI R2**, **R2, 5**
Adresa 12: **BEQ R1**, **R2**, **1**
Adresa 13: **SW R1**, **20(R0)**
Adresa 14: **SW R0**, **20(R1)**

1. După execuția instrucțiunilor de la adresele **10** și **11**, se execută instrucțiunea **BEQ R1, R2, 1** de la adresa **12** se realizează?

a. Nu, instrucțiunea nu se execută deoarece **R1 ≠ R2** (**1 ≠ 0**)

b. Da, instrucțiunea se execută deoarece după execuția instrucțiunii **SLTI**, **R2 = 1**, deci **R1 = R2 = 1**

c. Nu, deoarece instrucțiunea **SLTI** execută un salt la adresa **5**

d. Da, instrucțiunea **BEQ** se execută întotdeauna, indiferent de valori, deoarece valoarea imediată este pozitivă.

2. Ce valoare este scrisă în memoria de date și la ce adresă, la execuția instrucțiunii **SW**, executate după **BEQ**?

a. Valoarea 1 este scrisă la adresa de memorie 20

b. Valoarea 1 este scrisă la adresa de memorie 21

c. Valoarea 0 este scrisă la adresa de memorie 21

d. Valoarea 0 este scrisă la adresa de memorie 20

P3. În Figura 1 se dă structura unei Unități Aritmetico-Logice a unui procesor, care lucrează pe 3 biți.

Care sunt valorile aplicate pe intarea de control **operatieUAL**, astfel încât UAL-ul să execute operația de adunare **a + b**?

a. **operatieUAL** = 110_2

b. **operatieUAL** = 101_2

c. **operatieUAL** = 010_2

d. **operatieUAL** = 001_2

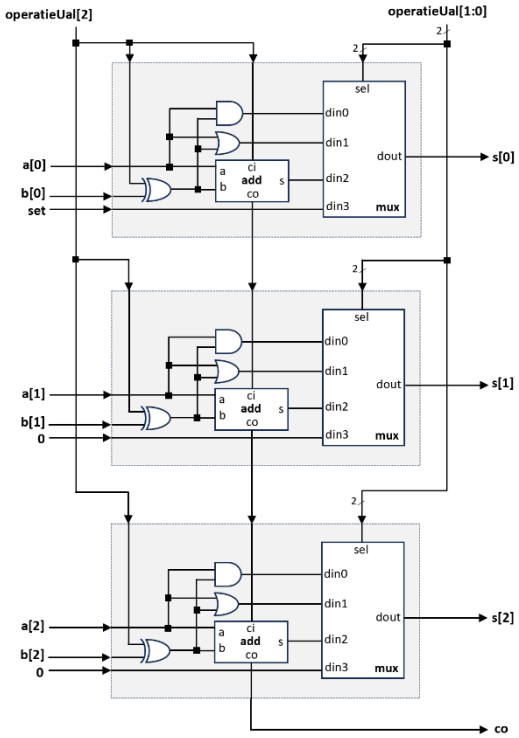

Figura 1

P4. În Figura 2 se indică structura **Unității de Date** a procesorului von Neumann multiciclu.

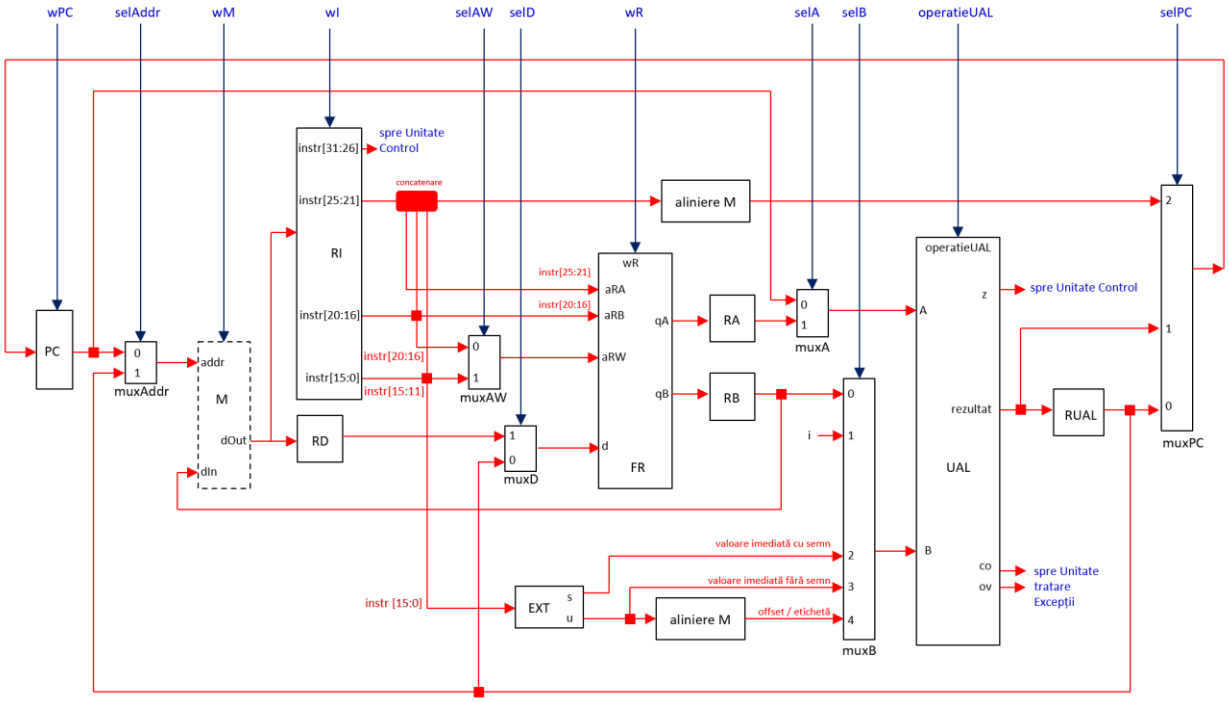

Figura 2

1. Care este rolul registrelor **RI** și **RD** ?

a. **RI** și **RD** sunt necesare pentru a dubla lățimea de bandă a memoriei - fiecare registru accesează o bancă separată de memorie în paralel.

b. Memoria **M** este partajată între operația de citire a instrucțiunii și accesul la date; **RI** păstrează instrucțiunea citită, iar **RD** păstrează data citită, astfel încât rezultatele unui ciclu să fie disponibile în ciclul următor.

c. **RI** este folosit exclusiv pentru instrucțiunile de salt, iar **RD** stochează adresa locației de memorie în instrucțiunile LOAD/STORE.

d. **RI** și **RD** sunt registre auxiliare fișierului de registre **FR**.

2. Se consideră execuția unei instrucțiuni de tip **LOAD (LW)**. Care dintre următoarele secvențe de activare a semnalelor de control descrie corect etapa de calcul al adresei efective în **UAL**?

a. selA = 1, selB = 000_2, operatieUal = ADD

b. selA = 1, selB = 001_2, operatieUal = AND

c. selA = 0, selB = 100_2, operatieUal = ADD

d. selA = 1, selB = 100_2, operatieUal = ADD