Universitatea Tehnică "Gheorghe Asachi" din Iași
Facultatea Electronică, Telecomunicații și Tehnologia Informației
Departamentul Bazele Electronicii

Către Decanatul Facultății Electronică, Telecomunicații și Tehnologia Informației

Vă transmitem lista cu îndrumătorii proiectelor de diplomă din cadrul departamentului Bazele Electronicii, numărul de locuri repartizate pentru fiecare cadru didactic, aferente studenților de anul III precum și lista temelor sau a tematicilor cadru, propuse pentru elaborarea respectivelor proiecte de diplomă, de către fiecare cadru didactic.

Pentru studenții care repetă anul III se va păstra repartiția pe îndrumători de lucrare de diplomă, din anul precedent.

Repartizarea studenților de la secția MON pe îndrumătorii de diplomă se va face la o dată care se va stabili și transmite ulterior.

Nr. Crt.	Cadru didactic	MON	TST-EN	EA	Total
1	Prof. dr. ing. Iulian Ciocoiu	**5**	**1**		**6**
2	Conf. dr. ing. Damian Imbrea	**6**			**6**
3	Conf. dr. ing. Cristian Neacșu	**5**	**1**		**6**
4	Conf. dr. ing. Liviu Ţigăeru	**6**			**6**
5	Conf. dr. ing. Radu Matei	**6**			**6**
6	Conf. dr. ing. Dan Butnicu	**4**	**2**		**6**
7	Ș.l. dr. ing. Andrei Maiorescu	**5**			**5**
8	Ș.l. dr. ing. Paul Ungureanu	**4**	**1**		**5**
9	Ș.l. dr. ing. Arcadie Cracan	**5**			**5**
10	Ș.l. dr.ing. Nicolae Cojan	**3**	**2**		**5**
11	Ș.l. dr. ing. Gabriel Bonteanu	**4**	**1**		**5**
12	Asist. dr. ing. Nicolae Patache	**3**			**3**
13	Asist. dr. ing. Vasile Grosu	**2**	**1**		**3**
14	Asist. drd. ing. Irina Pavel		**2**		**2**
15	Asist. drd. ing. Popovici Gabriel Mircea	**2**			**2**
	Total	**60**	**11**		**71**

Nr.	Cadru Didactic	Nr. locuri	Teme propuse pentru lucrarea de diplomă
1	Prof. dr. ing. Iulian Ciocoiu	5MON, 1TSTEN	**1. Aplicații biometrice folosind semnale ECG sau EMG** Clasa de proiecte: analiza seriilor de timp, extragere de trăsături, clasificare Scop: Implementarea și testarea unor algoritmi de recunoaștere biometrică folosind semnale ECG sau EMG și clasificatoare bazate pe arhitecturi de rețele neurale, respectiv Bag-of-Words. Software: - MATLAB şi toolbox-uri specifice/biblioteci Python Documentație: - set de articole din literatura de specialitate - baze de date publice cu înregistrări de semnale ECG/EMG Cerințe: - implementarea și testarea algoritmilor de extragere de trăsături și clasificare evaluarea comparativă a performanţelor de recunoaștere folosind baze de date publice **2. Studiu comparativ al performanțelor algoritmilor de detecție de obiecte bazați pe arhitecturi neurale de tip *Deep Learning*** Clasa de proiecte: recunoaștere de forme, prelucrare de imagine Scop: Analiza comparativă a performanţelor de detecție și a vitezei de lucru corespunzătoare unor algoritmi de detecție de obiecte din imagini statice bazați pe arhitecturi de tip *Deep Learning* din familia YOLO. Software: - MATLAB și toolbox-uri specifice/platforma Roboflow/biblioteci Python Documentație: - set de articole din literatura de specialitate - baze de date publice Cerințe: analiza comparativă a performanţelor de detecție și a vitezei algoritmilor YOLO. **3. Algoritmi de îmbunătățire a calității imaginilor afectate de condiții meteo nefavorabile** Clasa de proiecte: prelucrarea imaginilor Scop: Analiza comparativă a performanţelor unor algoritmi de îmbunătățire a calității imaginilor statice afectate de condiții meteo nefavorabile (ploaie, ninsoare). Software: - MATLAB și toolbox-uri specifice Documentație: - set de articole din literatura de specialitate Cerințe: analiza comparativă a performanţelor unor algoritmi de îmbunătățire a calității imaginilor afectate de condiții meteo nefavorabile **4. Aplicații ale rețelelor neurale de tip *Deep Learning* în clasificarea semnalelor ECG** Clasa de proiecte: analiza seriilor de timp, extragere de trăsături, clasificare Scop: Implementarea și testarea unor algoritmi de clasificare a semnalelor ECG în funcție de patologii utilizând arhitecturi de rețele neurale de tip *Deep Learning*. Software: - MATLAB şi toolbox-uri specifice Documentație: - set de articole din literatura de specialitate - baze de date publice cu înregistrări de semnale ECG Cerințe: - implementarea unor algoritmi de extragere de trăsături și clasificare a semnalelor ECG în funcție de patologie - testarea performanţelor de clasificare folosind baze de date publice **5. Aplicații ale algoritmilor de Computer Vision/Machine Learning/Deep Learning folosind platforma Raspberry Pi** Clasa de proiecte: detecție/clasificare de obiecte Scop: Implementarea și testarea unor algoritmi de detecție/clasificare a obioectelor folosind platforma Raspberry Pi. Software: - Python și biblioteci specifice Documentație: - set de articole din literatura de specialitate - baze de date publice Cerințe: - implementarea și testarea unor algoritmi de detecție a fețelor

			- implementarea și testarea unor algoritmi de detecție a semnelor de circulație **6 Aplicații ale rețelelor neurale de tip *Deep Learning* în analiza imaginilor dermatologice** Clasa de proiecte: analiza imaginilor, extragere de trăsături, clasificare Scop: Implementarea și testarea unor algoritmi de clasificare a imaginilor dermatologice în funcție de patologii utilizând arhitecturi de rețele neurale de tip *Deep Learning*. Software: - MATLAB și toolbox-uri specifice; Python și biblioteci specifice Documentație: - set de articole din literatura de specialitate - baze de date publice cu imagini dermatologice Cerințe: - implementarea și testarea unor algoritmi de clasificare a imaginilor dermatologice folosind arhitecturi de rețele neurale convoluționale
2	Conf. dr. ing. Damian Imbrea	6MON	Teme proiect: 1. Circuite PLL 2. Amplificatoare rail-to-rail 3. Convertoare digital-analogice 4. Convertoare analog-digitale 5. Circuite de refacere a semnalului de ceas 6. Line driver / Pad driver 7. Referinţe de tensiune / curent 8. Convertoare liniare curent-frecvenţă Cunoştinţe necesare (Cadence): 1. Tehnologii CMOS 2. Editare scheme şi simboluri 3. Simulare (Spectre) 4. Layout (Virtuoso) / Verificare (Assura, Calibre) 5. Extragere elemente parazite (RC) / Simulare post-layout
3	Conf. dr. ing. Cristian Neacsu	5MON, 1TSTEN	Teme pentru proiectul de licenţă 2026-2027 – Cristian Neacsu 1. Proiectarea unui sensor de temperatura, termometru, in tehnologie CMOS cu iesire digitală. Implica un ADC la iesire. Cunostinţe necesare: tehnici de proiectare VLSI-a şi VLSI-D. Utilizarea simulatorului Spectre/Cadence. Utilizare Matlab, Python sau C++ la nivel avansat. 2. Proiectarea unui convertor ADC de tip SAR sau pipe-line. Cunostinţe necesare: tehnici de proiectare VLSI-a şi VLSI-D. Utilizarea simulatorului Spectre/Cadence. Utilizare Matlab, Python sau C++ la nivel avansat. 3. Proiectarea şi analiza statistică a unui sensor de temperatură în tehnologie MOS, utilizând proiectarea experimentelor, analiza Monte Carlo şi ANOVA. Cunostinţe necesare: tehnici de proiectare VLSI-a şi VLSI-D. Cunostinţe avansate de statistică matematică. Utilizarea simulatorului Spectre/Cadence. Utilizare Matlab, Python sau C++ la nivel avansat. 4. Proiectarea şi analiza statistică a unui bandgap- referinţă de tesniune în tehnologie MOS, utilizând proiectarea experimentelor, analiza Monte Carlo şi ANOVA. Cunostinţe necesare: tehnici de proiectare VLSI-a şi VLSI-D. Cunostinţe avansate de statistică matematică. Utilizarea simulatorului Spectre/Cadence. Utilizare Matlab, Python sau C++ la nivel avansat. 5. Pachet de rutine, funcţii şi programe pentru proiectarea şi analiza circuitelor VLSI-a bazate pe statistica matematică. Se utilizează proiectarea experimentelor, analiza Monte Carlo şi ANOVA cu implementare în Excel, Matlab, C++ (sau). Tipuri de circuite: DAC, ADC, referinţe bandgap, amplificatoare de semnal. Cunostinţe necesare: tehnici de proiectare VLSI-a şi VLSI-D. Cunostinţe avansate de statistică matematică. Utilizarea simulatorului Spectre/Cadence. Utilizare Matlab, Python sau C++ la nivel avansat. 6. Tehnici de optimizare a circuitelor electronice incă din faza de proiectare. Se utilizează tehnici de optimizare globale, proiectarea experimentelor, analiza Monte Carlo, tehnici de clasificare grupare a datelor şi ANOVA cu implementare în Excel, Matlab, C++ (sau). Tipuri de circuite: DAC, ADC, referinţe bandgap, amplificatoare de semnal. Cunostinţe necesare: tehnici de proiectare VLSI-a şi VLSI-D. Cunostinţe avansate de statistică matematică. Utilizarea simulatorului Spectre/Cadence. Utilizare Matlab, Python sau C++ la nivel avansat

4	Conf. dr. ing. Liviu Ţigăeru	6MON	Mai jos sunt propuse 4 teme generale. Proiectele de licență se pot alege din temele propuse și ajustate în funcție de student. **1. Proiectare Arhitectură Procesor** **Cerințe:** • Cunoștințe temeinice de Circuite Integrate Digitale (CID); • Stăpânirea limbajelor de descriere hardware (Verilog sau SystemVerilog); • Capacitatea de a înțelege și utiliza documentația tehnică în limba engleză. **Descrierea temei**: Tema constă în proiectarea, modelarea RTL, verificarea funcțională (simulare) și implementarea fizică (FPGA sau tehnologie CMOS) a unei arhitecturi de procesor, pornind de la specificațiile de proiectare definite prin arhitectura setului de instrucțiuni (ISA). **Variante de implementare** (la alegere): • MIPSv1 Multiciclu; • MIPSv1 Pipeline – nivel avansat; • RISC-V Monociclu (tehnologie CMOS, modelare in limbaj SystemVerilog); • RISC-V Pipeline – nivel avansat. **Etapele proiectului:** 1. Documentare: consultarea referințelor bibliografice și a specificațiilor ISA alese. 2. Proiectarea micro-arhitecturii: stabilirea structurii interne (*datapath* și *control unit*) folosind metodologia *Top-Down*. 3. Modelarea RTL a procesorului, în limbaj Verilog sau SystemVerilog. 4. Verificare funcțională: validarea designului prin simulare logică (testbench-uri). 5. Sinteză și Constrângeri: setarea constrângerilor de timp, putere electrica (timing constraints / power constraints) și realizarea sintezei logice. 6. Implementare fizică pe suport hardware (FPGA, sau flux design ASIC). 7. Analiză și Raportare: evaluarea performanței (frecvență maximă), a consumului de resurse/arie și a puterii electrice disipate. 8. Testare în aplicație (opțional, numai pentru implementare pe dispozitiv FPGA): demonstrarea funcționalității procesorului prin rularea pe acesta a unui program software. **2. Proiectare Sistem de Procesare Digitală a Semnalelor (PDS)** **Cerințe:** • Cunoștințe temeinice de Circuite Integrate Digitale (CID) și Aritmetică Digitală (*fixed-point arithmetic* și *overflow/saturation*); • Noțiuni fundamentale de Prelucrare Digitală a Semnalelor; • Stăpânirea limbajelor de descriere hardware (Verilog sau SystemVerilog) și cunoștințe de MATLAB/Python (pentru modelare și validare); • Capacitatea de a înțelege documentația tehnică în limba engleză. **Descrierea temei**: Tema constă în proiectarea, modelarea RTL, verificarea funcțională și implementarea fizică (pe platformă FPGA sau tehnologie CMOS) a unui sistem PDS complex. Sub-blocurile sistemului pot include: • Filtre digitale (FIR, IIR, adaptive); • Calcul aritmetic specializat (ex: algoritmul CORDIC pentru funcții trigonometrice); • Blocuri FFT/IFFT pentru analiză spectrală; • Interfețe de comunicație necesare fluxului de date (SPI, I²C, UART). Specificațiile de performanță și arhitectură se vor stabili la alegerea temei. **Etapele proiectului:** 1. Documentare: studiul algoritmilor PDS și consultarea bibliografiei de specialitate.

2. Modelare Matematică: validarea sistemului în MATLAB/Python
3. Proiectarea micro-arhitecturii: definirea structurii hardware prin metodologia Top-Down.
4. Modelarea RTL a sistemului, în limbaj Verilog sau SystemVerilog.
5. Verificare funcțională: simularea blocurilor individuale și a sistemului integrat (testbench-uri cu vectori de test extrași din MATLAB sau Python).
6. Sinteză și Constrângeri: setarea constrângerilor de timing, putere electrica și realizarea sintezei logice.
7. Implementare fizică pe dispozitiv FPGA sau flux ASIC.
8. Analiză și Raportare: evaluarea performanței (throughput, latență), a resurselor logice consummate/arie și a consumului de putere electrica.
9. Testare în aplicație (opțional, pentru implementare pe dispozitiv FPGA): testarea sistemului într-un scenariu real de procesare a datelor.

3. Proiectare Sistem Digital pentru Procesarea Imaginilor

Cerințe:

- Cunoștințe temeinice de Circuite Integrate Digitale (CID) și Aritmetică Digitală (*fixed-point arithmetic* și *overflow/saturation*);
- Stăpânirea limbajelor de descriere hardware (Verilog sau SystemVerilog);
- Cunoștințe de MATLAB sau Python (pentru modelarea algoritmilor);
- Capacitatea de a înțelege documentația tehnică în limba engleză.

Descrierea temei: Această temă reprezintă o **aplicație specifică** a procesării digitale a semnalelor (**PDS – Tema 2**), axată pe manipularea fluxurilor de date video, unde semnalul digital procesat poartă informație vizuală sub formă de matrici de pixeli. Proiectul constă în proiectarea, modelarea și implementarea unui sistem digital dedicat unui algoritm specific de procesare a imaginilor.
Categorii de algoritmi vizați (se va alege o variantă):

- Transformări geometrice: Scalare, rotație, translație;
- Îmbunătățirea contrastului: Egalizarea histogramei, stretching de contrast;
- Filtrare spațială: Filtre pentru reducerea zgomotului (Median, Gaussian, Low-pass);
- Procesare morfologică: Eroziune, dilatație, opening/closing;
- Detecția conturului: Algoritmi de tip Sobel, Prewitt sau Canny (Edge Detection).

Etapele proiectului:

1. Documentare: studiul algoritmilor de procesare a imaginii și consultarea bibliografiei de specialitate.
2. Modelare Software: implementarea algoritmului în Python sau MATLAB, pentru obtinerea unui model de referință (*Golden Model*).
3. Proiectarea micro-arhitecturii: definirea unităților de calcul și a fluxului de date (datapath) folosind metodologia Top-Down.
4. Modelare RTL în limbaj Verilog sau SystemVerilog.
5. Verificare funcțională: simularea designului și compararea rezultatelor hardware cu cele generate de modelul de referință (*golden model*).
6. Sinteză și Constrângeri: stabilirea constrângerilor de frecvență și realizarea sintezei logice.
7. Implementare fizică pe dispozitiv FPGA
8. Analiză și Raportare: evaluarea performanței (frecvență, latență per cadru), a consumului de resurse logice și a puterii electrice consumate.
9. Testare în aplicație (Opțional): vizualizarea rezultatelor procesării pe o imagine reală sau integrarea cu un controller video (ex. VGA/HDMI).

4. Proiectare și Implementare Hardware a unei Rețele Neuronale (AI Accelerator) - nivel avansat

Cerințe:

			• Cunoștințe temeinice de Circuite Integrate Digitale (CID) și Aritmetică Digitală (reprezentări de tip Fixed-Point/Quantization, saturation/overflow); • Stăpânirea limbajelor de descriere hardware (Verilog sau SystemVerilog); • **<u>Cunoștințe de Python</u>** (librariile **PyTorch**, Numpy) pentru antrenarea și extragerea parametrilor rețelei; • Capacitatea de a înțelege documentația tehnică în limba engleză. **Descrierea temei**: Tema constă în proiectarea, modelarea RTL și implementarea fizică (pe dispozitiv FPGA) a unui accelerator hardware dedicat execuției etapei de *inferență,* a unei rețele neuronale artificiale. Proiectul vizează optimizarea operațiilor matematice intensive (convoluții, produs scalar) pentru a obține o viteză de procesare superioară soluțiilor software clasice. Variante de implementare (la alegere): • Perceptron Multistrat (*MLP*): Implementarea unei rețele de tip dens (*fully connected*) pentru clasificarea unor seturi de date simple; • Rețea Neuronală Convoluțională (*CNN*): Proiectarea unui motor de calcul pentru procesarea filtrelor de convoluție (ex: pentru recunoaștere de cifre - setul MNIST). **Etapele proiectului**: 1. Documentare și Definire Model: alegerea topologiei rețelei neuronale și antrenarea acesteia în Python, pentru obținerea parametrilor rețelei (ponderilor - *weights*). 2. Cuantizare (Quantization): Conversia parametrilor din floating-point în fixed-point (ex: INT8) pentru eficientizarea resurselor hardware. 3. Proiectarea micro-arhitecturii: Definirea unităților de calcul (MAC - *Multiply-Accumulate*), a ierarhiei de memorie și a unității de control. 4. Modelarea RTL a acceleratorului, în limbaj Verilog sau SystemVerilog. 5. Verificare funcțională: Simularea designului prin compararea rezultatelor hardware cu predicțiile modelului implementat in Python (*Golden Model*). 6. Sinteză și Constrângeri: setarea performanței si a consumului de putere electrica și realizarea sintezei logice. 7. Implementare fizică pe dispozitiv FPGA 8. Analiză și Raportare: evaluarea performanței (operații pe secundă - TOPS), a consumului de resurse logice consummate și a eficienței energetice. 9. Testare în aplicație (opțional): integrarea acceleratorului într-un sistem complet care procesează date în timp real. **5. Teme propuse de către studenti** în domeniile: • sisteme digitale: procesare/generare semnal, sisteme de calcul, etc. • aplicații control drone + procesare imagini preluate de la camera dronei • sisteme implementate pe platforma Raspberry –Pi
5	Conf. dr. ing. Radu Matei	6MON	• **Aplicatii ale retelelor neurale celulare (CNN) in prelucrarea semnalelor si imaginilor** *Cunoştinţe necesare:* structura, principiul, teoria si aplicațiile rețelelor neurale celulare (CNN), din documentația existenta. *Activitati:* studiul teoretic, scrierea unor functii in MATLAB pentru simularea functionarii unui CNN cu parametri dati, generarea unor pattern-uri specifice pentru diferiti parametri specificati, diverse aplicatii in prelucrarea imaginilor binare sau grayscale. • **Proiectarea unor filtre liniare bidimensionale FIR sau IIR si aplicatii in filtrarea imaginilor** *Cunostinte necesare:* principiile de baza ale proiectarii filtrelor analogice si digitale FIR si IIR (din cursurile SCS, PDS etc.), metode de proiectare a filtrelor bidimensionale separabile si neseparabile, in domeniul frecventa (din documentatia existenta). *Activitati:* studiul teoretic, scrierea unor functii in MATLAB pentru trasarea raspunsului in frecvenra pentru diferite filtre bi-dimensionale, filtrarea unor imagini binare sau greyscale. • **Proiectarea unor filtre active utilizand amplificatoare operationale**

			Cunostinte necesare: structura si proprietatile amplificatorului operational (OPAMP) , (din cursul Circuite Integrate Analogice etc.), precum si notiuni de proiectarea filtrelor pasive si active. *Activitati*: studiul teoretic si proiectarea asistata de calculator a filtrelor utilizand MATLAB, HSPICE, PSPICE etc. • **Proiectarea unor filtre active pe baza amplificatorului operational transconductanta** *Cunostinte necesare*: structura si proprietatile amplificatorului operational transconductanta (OTA) (din cursul Circuite Integrate Analogice etc.), precum si notiuni de proiectarea filtrelor pasive si active. *Activitati*: studiul teoretic si proiectarea asistata de calculator a filtrelor utilizand MATLAB, HSPICE, PSPICE etc. • **Sinteza unor filtre active pe baza conveiorului de curent ca element activ** *Cunostinte necesare*: structura si proprietatile conveiorului de curent (CCII) (din cursul Circuite Integrate Analogice etc.), precum si notiuni de proiectarea filtrelor pasive si active. *Activitati*: studiul teoretic si proiectarea asistata de calculator a filtrelor utilizand MATLAB, HSPICE, PSPICE etc
6	Conf. dr. ing. Dan Butnicu	4MON, 2TSTEN	• **Evaluarea fiabilității generale a convertoarelor DC-DC de tip PoL (point of load) prin intermediul unor metrice cheie general acceptate** (MTBF, failure rate) *folosind metode de predicție bazate pe standarde de fiabilitate general acceptate* (MIL-HDBK-217F, IEC-TR-62380, etc.) și *simulări ale comportării dpdv termic ale circuitelor electronice* folosind programe de simulare pe computer (PSPICE, PSIM, COMSOL). • **Evaluarea fiabilității generale a convertoarelor DC-DC de tip PoL (point of load) prin intermediul unor metrice cheie general acceptate** (MTBF, failure rate) *folosind metode de predicție bazate pe standarde de fiabilitate general acceptate* (MIL-HDBK-217F, IEC-TR-62380, etc.) și *preluarea temperaturii capsulei dispozitivelor componente* necesară calculării factorului de stres termic *prin metode clasice.* • **Evaluarea fiabilității generale a convertoarelor DC-DC de tip PoL (point of load) prin intermediul unor metrice cheie general acceptate** (MTBF, failure rate) *folosind metode de predicție bazate pe standarde de fiabilitate general acceptate* (MIL-HDBK-217F, IEC-TR-62380, etc.) și *preluarea temperaturii reale a capsulei dispozitivelor componente* necesară calculării factorului de stres termic *prin intermediul dispozitivelor IR.* • **Evaluarea fiabilității generale comparată a convertoarelor DC-DC de tip PoL (point of load) prin intermediul unor metrice cheie general acceptate** (MTBF, failure rate) *folosind metode de predicție bazate pe standarde de fiabilitate general acceptate* (MIL-HDBK-217F, IEC-TR-62380, etc.) și *preluarea temperaturii reale a capsulei dispozitivelor componente* necesară calculării factorului de stres termic *prin intermediul dispozitivelor IR și prin metode clasice.* • **Evaluarea fiabilității generale a convertoarelor moderne DC-DC de tip PoL (point of load) folosind dispozitive active WBG (wide band gap) din categoria GaN (Gallium Nitrade),** *prin intermediul unor metrice cheie general acceptate* (MTBF) f*olosind metode de predicție bazate pe rapoarte de fiabilitate oferite de producător și simulări ale comportării dpdv termic ale circuitelor electronice folosind programe de simulare pe computer* (PSPICE, PSIM, COMSOL).

			• **Evaluarea fiabilității generale comparată a convertoarelor DC-DC de tip PoL (point of load) clasice și moderne prin intermediul unor metrice cheie general acceptate (MTBF, failure rate)** *folosind metode de predicție bazate pe standarde de fiabilitate general acceptate* (MIL-HDBK-217F, IEC-TR-62380, etc.) și *preluarea temperaturii reale a capsulei dispozitivelor componente* necesară calculării factorului de stres termic *prin intermediul dispozitivelor IR și metode de predicție bazate pe rapoarte de fiabilitate oferite de producător și simulări ale comportării dpdv termic ale circuitelor electronice* folosind programe de simulare pe computer (PSPICE, PSIM, COMSOL). • **Evaluarea comparativă a eficienței convertoarelor DC-DC moderne bazate pe dispozitive WBG (wide band gape) de tip eGaN ori SiC** față de convertoarele clasice bazate pe dispozitive fabricate in tehnologie Silicon. • **Studiul selecției componentelor pasive și a dispozitivelor active din componența unor convertoare DC-DC moderne** folosind fiabilitatea și stadiul de dezvoltare. • **Studiu Electronic workbench Hands-on folosind EIS (Electrochemical Impedance Spectroscopy)** privind evaluarea comportării acumulatorilor Li-Ion. **Cunoștințe necesare:** 1. **generale:** DE/CEF/SCS/CIA 2. **specifice:** standarde internationale de predicție a fiabilității/buck converter • **Activitati:** abilități practice electronic-workbench, osciloscopie, PSPICE, PSIM, COMSOL, etc.
7	S.l. dr. ing. Andrei Maiorescu	5 MON	• **Programarea sistemelor embedded pentru aplicații de retea. Realizare practica - prototip embedded:** dezvoltarea unei aplicatii de tip server WEB embedded utilizind o platforma bazata pe un microcontroler STM32F4xx dotata cu interfata de retea UTP. *Cunostinte necesare*: programare C, notiuni despre protocoale de retea. *Activitati specifice*: definirea aplicatiei, cunoasterea platformei HW si SW disponibile, cunoarterea protocoalelor specifice utilizate, dezvoltarea aplicatiei in C, demonstrarea functionarii Particularitati: STM32F4xx, STM Cube MX code generator, STM Cube IDE • **Proiectarea circuitelor digitale. Realizare practica - prototip FPGA:** Proiectarea unui circuit digital specific (ex. controler de comunicatii SPI / I2C / CAN / LIN sau automat celular / sistem pentru prelucrarea imaginilor). *Cunostinte necesare*: modelare HDL (Verilog), arhitecturi hardware. *Activitati specifice*: cunoasterea protocolului specific, modelarea dispozitivului digital, simularea functionarii, realizarea prototipului utilizind o platforma cu FPGA si demonstrarea functionarii • **Dezvoltarea SoC cu Vivado(anterior Xilinx EDK). Realizare practica - prototip embedded pe FPGA:** Proiectarea unui Sistem on Chip utilizind tehnologia Xilinx Embedded Developement Kit (EDK). Dezvoltarea necesita definirea sistemului HW si proiectarea aplicatiei software. *Cunostinte necesare*: modelare HDL (VHDL/Verilog), arhitecturi hardware, programare C *Activitati specifice*: cunoasterea tehnologiei EDK, definirea sistemului HW, dezvoltarea aplicatiei in C, simularea sistemului HW+SW, realizarea prototipului utilizind o platforma cu FPGA si demonstrarea functionarii • **Verificare funcţională a unui circuit digital. Simulare**: Crearea mediului de verificare si a testelor necesare pentru verificarea functionala a unui sistem digital *Cunostinte necesare*: modelare HDL (recomandat Verilog), utilizarea unui simulator digital Siemens QuestaSim), arhitecturi hardware, notiuni de programare orientata obiect

			Activitati specifice: cunoasterea limbajului SystemVerilog, proiectarea si implementarea mediului de verificare, crearea testelor, acoperire functionala prin simulare Particularitati: block-level, SystemVelilog • **Verificare funcţională a unui circuit digital. Simulare**: Crearea mediului de verificare si a testelor necesare pentru verificarea functionala a unui sistem digital. Dezvoltare utilizand metodologia UVM si limbajul SystemVerilog *Cunostinte necesare*: modelare HDL (Verilog), cunoasterea limbajului SystemVerilog, cunostinte de verificare functionala, utilizarea unui simulator digital (Siemens QuestaSim), arhitecturi hardware, notiuni de programare orientata obiect, *Activitati specifice*: abordarea metodologica UVM, proiectarea si implementarea mediului de verificare, crearea testelor, acoperire functionala prin simulare Particularitati: block-level, UVM si SystemVelilog • **Dezvoltarea aplicaţiilor de prelucrare a semnalelor cu DSP 6713. Realizare practica - prototip sistem cu DSP:** Dezvoltarea unei aplicatii cu specific de procesare de semnal utilizind o platforma bazata pe un DSP TI. *Cunostinte necesare*: programare C, notiuni de procesare de semnal. *Activitati specifice*: definirea aplicatiei, cunoasterea platformei HW si SW disponibile, dezvoltarea aplicatiei in C, demonstrarea functionarii. • **Instrumentatie Virtuala – Laborator Virtual:** Echipamentele de laborator permit control extern prin interfete specializate (GPIB, RS232, USB). *Cunostinte necesare*: programare C *Activitati specifice*: cunoasterea echipamentelor HW, dezvoltarea interfetei in C, demonstrarea functionarii. **Tema se discuta si se adapteaza corespunzator nivelului de pregatire al studentului si functie de disponibilul de echipamente.**
8	S.l. dr. ing. Paul Ungureanu	4MON, 1TSTEN	**Aplicații de prelucrare digitală de semnal cu implementare în Matlab/Simulink și/sau Verilog/C**
9	S.l. dr. ing. Arcadie Cracan	5MON	**Circuite Integrate VLSI Analogice/Digitale/RF/Mixte** • Proiectarea convertoarelor analog-numerice (cunoștințe necesare: SCS/SS, CID, CEF, CIA, VLSIA), cu posibilitatea implicării în proiectul IPCEI ME/CT. • Proiectarea referințelor și stabilizatoarelor de tensiune (cunoștințe necesare: CEF, CIA, VLSIA), cu posibilitatea implicării în proiectul IPCEI ME/CT. • Proiectarea amplificatoarelor de instrumentație și circuitelor de interfațare pentru senzori (cunoștințe necesare: CEF, CIA, VLSIA), cu posibilitatea implicării în proiectul IPCEI ME/CT. • Proiectarea filtrelor analogice cu funcționare în timp continuu sau timp discret (cunoștințe necesare: SCS/SS, CEF, CIA, SCA, VLSIA). • Proiectarea circuitelor de comandă pentru magistrale de date (cunoștințe necesare: CEF, CIA, VLSIA), cu posibilitatea implicării în proiectul IPCEI ME/CT. • Proiectarea blocurilor și subsistemelor pentru comunicații de radio-frecvență (cunoștințe necesare: SCS/SS, CEF, CIA, VLSIA). • Proiectarea circuitelor de memorie (cunoștințe necesare: CID, CIA, VLSIA, VLSID). • Proiectarea unui microprocesor RISC-V (cunoștințe necesare: CID, LDH, VLSI-Rec, ASPC). • Verificarea funcțională a unui microprocesor/sistem digital (cunoștințe necesare: PCLP, POO, CID, LDH, VLSI-Rec), cu posibilitatea implicării în proiectul IPCEI ME/CT. • Verificarea formală a unui sistem digital (cunoștințe necesare: CID, LDH, VLSI-Rec) Altele.
10	S.l. dr.ing. Nicolae Cojan	3MON, 2TSTEN	• Proiectare de circuite integrate: amplificatoare (cu câștig fix sau variabil, liniare sau in comutatie, rail to rail), generatoare (fixe si comandate), surse de alimentare, referinte (curent, tensiune),buffere. • Senzori (câmp magnetic, temperatură) și aplicații specifice. • Convertoare AD si DA, convertoare frecvență-tensiune, temperatură-frecvență, etc. • Circuite cu offset redus (chopper, etc).

			• Elemente de circuit simulate. • Circuite PLL. • Circuite cu eșantionare si memorare • Convertor temperatura – frecventa • Amplificator de instrumentație cu mod de lucru in curent
11	Ș.l. dr. ing. Gabriel Bonteanu	4MON, 1TSTEN	**Proiectarea căior de semnal pentru aplicații de măsurare cu senzori inteligenți de tip magnetic/CMUT** **Convertoare analog-numerice** **Elemente de circuit controlate electric** ▪ multiplicatoare de capacitate ▪ amplificatoare transconductanta ajustabile **Filtre analogice cu funcționare în timp continuu -> filtre G_m-C** **Referinte de tensiune** **Stabilizator LDO** **Sintetizoare de frecvența** **Oscilatoare de jitter scăzut** *Cunoștințe necesare:* DE CEF SCS CIA VLSIA/D BTME
12	Asist. dr. ing. Nicolae Patache	3MON	1. Studiul filtrelor active Cunoștințe necesare: DECEF CIA VLSIA BTME Studiul si simulare OTA sau AO. filtre active cu OTA si AO 2. Studiul convertoarelor A/D Cunoștințe necesare: DE, CEF, CIA, VLSIA, BTME, Convertor analog-numeric cu registru cu aproximații succesive, convertor analog-numeric pipeline, convertor analog-numeric flash, altele. 3. Studiul unor convertoare DC-DC integrate Cunoștințe necesare: DE CEF CIA VLSIA BTME
13	asist. dr. ing. Grosu Vasile	2MON, 1TSTEN	1. **Modelare comportamentul unor circuite integrate analogice** **Scop**: Crearea unor modele machine learning folosind diversi algoritmi din domeniu (neural networks, Gaussian process, support vector machine) pentru circuite de tip filtre pasive sau active, amplificatoare operationale, regulatoare liniare de tensiune, etc. Se vor modela dependentele intre performantele circuitelor si caracteristicile sale fizice. Exemplu: Modelarea dependentei castigului/benzii/PSRR in functie de lungimile si latimile tranzistoarelor unui amplificator operational). **Unelte software folosite**: MATLAB/Python, PSPICE/LTSpice, Cadence Virtuoso. **Documentatie:** set de articole din literatura de specialitate, functii MATLAB/Python pentru rularea automata a simularilor, baza de date pentru testarea algoritmului implementat. **Cunostiinte necesare:** PCLP, DE/CEF/SCS/CIA/VLSI-A **2. Optimizarea modelelor machine learning pentru circuite integrate analogice folosind esantionare adaptiva** **Scop**: Optimizarea modelelor machine learning folosind diversi algoritmi de esantionare adaptiva (active learning) pentru circuite de tip filtre pasive sau active, amplificatoare operationale, regulatoare liniare de tensiune, etc. Se vor modela dependentele intre performantele circuitelor si caracteristicile sale fizice. Exemplu: Optimizarea unui model ce descrie dependenta castigului/benzii/PSRR in functie de lungimile si latimile tranzistoarelor unui amplificator operational). **Unelte software folosite**: MATLAB/Python, PSPICE/LTSpice, Cadence Virtuoso.

			Documentatie: set de articole din literatura de specialitate, functii MATLAB/Python pentru rularea automata a simularilor, baza de date pentru testarea algoritmului implementat. **Cunostiinte necesare:** PCLP, DE/CEF/SCS/CIA/VLSI-A **3. Optimizarea performantelor circuitelor folosind algoritmi de optimizare** **Scop:** Dezvoltarea unor sisteme de optimizare a circuitelor integrate analogice folosind tehinic de optimizare (Bayesian Optimization, genetic algorithms, particle swarm optimization, etc.). Exemplu: maximizarea castigului/benzii unui amplificator operational respectand niste constrangeri impuse (arie/putere consumata). **Unelte software folosite**: MATLAB/Python, PSPICE/LTSpice, Cadence Virtuoso. **Documentatie:** set de articole din literatura de specialitate, functii MATLAB/Python pentru rularea automata a simularilor, baza de date pentru testarea algoritmului implementat. **Cunostiinte necesare:** PCLP, DE/CEF/SCS/CIA/VLSI-A 4. **Teme propuse de catre studenti, din domeniul proiectarii circuitelor analogice/digitale.** **Referinte pentru topic-urile tinta:** C. E. Rasmussen and C. Williams, Gaussian Processes for Machine Learning, MIT Press, Cambridge, MA, 2006. S. Haykin, Neural Networks and Learning Machines, Pearson Education India, Noida, 2009. B. Shahriari, K. Swersky, Z. Wang, R. P. Adams and N. de Freitas, ”Taking the Human Out of the Loop: A Review of Bayesian Optimization,” in Proceedings of the IEEE, vol. 104, no. 1, pp. 148-175, Jan. 2016 A. Fuhg, A. Fau and U. Nackenhorst, State-of-the-art and comparative review of adaptive sampling methods for kriging, Archives of Computational Methods in Engineering 28, 2021, pp. 2689–2747. Huang, Guyue, et al. "Machine learning for electronic design automation: A survey." ACM Transactions on Design Automation of Electronic Systems (TODAES) 26.5 (2021): 1-46.
14	Asist. drd. ing. Pavel Irina	2TSTEN	**Procesarea semnalelor biomedicale 1D în timp și a semnalelor biomedicale bidimensionale discrete (imagini medicale)** Studiul și implementarea unor metode moderne de analiză și interpretare a semnalelor biomedicale unidimensionale în timp, precum ECG, EEG sau EMG, precum și a semnalelor bidimensionale discrete reprezentate de imagini medicale. Proiectul vizează utilizarea tehnicilor clasice de procesare digitală a semnalelor și imaginilor, precum filtrarea, transformata Fourier, transformate timp-frecvență și extragerea de caracteristici relevante, alături de metode avansate bazate pe Deep Learning. Se vor investiga arhitecturi de rețele neuronale convoluționale (CNN), respectiv modele dedicate analizei seriilor temporale și imaginilor, pentru sarcini precum clasificarea, detecția anomaliilor, segmentarea sau interpretarea automată a datelor biomedicale. **Cunoștințe relevante:** • Discipline de specialitate: Semnale, circuite si sisteme (SCS), Sisteme si semnale (SS), Prelucrarea digitală a semnalelor (PDS/DSP), Decizia, estimare si procesarea informatiei (DEPI/DEDP)

			• Competențe software: MATLAB, Python, LaTeX (redactare documentație tehnică și lucrări științifice) • Tehnologii și metode moderne: Arhitecturi de Deep Learning, în special rețele neuronale convoluționale (CNN) aplicate în analiza semnalelor biomedicale, TensorFlow/PyTorch • Abilități complementare: Capacitatea de a studia și înțelege articole științifice și documentație tehnică în limba engleză Referinte: • Goodfellow, Ian, Yoshua Bengio, and Aaron Courville. *Deep Learning*. Cambridge, MA: MIT Press, 2016. Available at: http://www.deeplearningbook.org • Riccardo Miotto, Fei Wang, Shuang Wang, Xiaoqian Jiang, Joel T Dudley, Deep learning for healthcare: review, opportunities and challenges, *Briefings in Bioinformatics*, Volume 19, Issue 6, November 2018, Pages 1236–1246, https://doi.org/10.1093/bib/bbx044 • Abdel-Jaber, H., Devassy, D., Al Salam, A., Hidaytallah, L., & EL-Amir, M. (2022). A Review of Deep Learning Algorithms and Their Applications in Healthcare. *Algorithms*, *15*(2), 71. https://doi.org/10.3390/a15020071 • L. Jiao and J. Zhao, "A Survey on the New Generation of Deep Learning in Image Processing," in *IEEE Access*, vol. 7, pp. 172231-172263, 2019, doi: 10.1109/ACCESS.2019.2956508. • Archana, R., & Jeevaraj, P. S. E. (2024). Deep learning models for digital image processing: A review. *Artificial Intelligence Review, 57*(1), Article 11. https://doi.org/10.1007/s10462-023-10631-z

15	Asist. Drd. Ing. Popovici Gabriel Mircea	2MON	1. **Proiectarea și implementarea unui bloc de tip Perceptron în arhitectură Analog Mixed-Signal (AMS)** Domeniu: Circuite integrate analogice și mixte, CMOS, sisteme neuromorfe Descrierea temei: Tema constă în proiectarea, implementarea și validarea unui bloc funcțional de tip Perceptron, realizat într-o arhitectură Analog Mixed-Signal (AMS). Blocul va implementa nucleul de calcul al perceptronului, incluzând mecanismele de ponderare, sumare, activare și memorare a rezultatului, precum și suportul necesar configurării și modificării ponderilor. Activități principale: definirea arhitecturii blocului; proiectarea schemelor electronice la nivel de tranzistor; realizarea simulărilor funcționale pre-layout și post-layout; proiectarea layout-ului custom; analiza și validarea comportării blocului. Unelte software: Cadence Virtuoso (schematic, layout, ADE-L/ADE-XL), Spectre; Matlab pentru suport de analiză. Competențe necesare: Circuite Integrate Analogice (CIA), Bazele Electronicii, Semnale Circuite și Sisteme (SCS). Notă: Pentru această temă, se vor realiza obligatoriu: - scheme electronice complete; - simulări funcționale pre-layout și post-layout; - custom layout pentru blocurile analogice/mixte (AMS); 2. **Proiectarea și implementarea unui bloc de Control și Learning pentru un Perceptron AMS** Domeniu: Circuite digitale, sisteme de control, arhitecturi mixed-signal Descrierea temei: Tema vizează proiectarea și implementarea unui bloc digital de Control și Learning, responsabil de controlul funcționării unui perceptron în arhitectură AMS. Blocul va implementa un FSM (Finite State Machine) de control, secvențierea operațiilor analogice și un mecanism elementar de actualizare a ponderilor (learning), suficient pentru validarea funcțională a unei bucle de învățare. Activități principale: definirea FSM-ului și a interfeței cu domeniul analog; implementarea mecanismului de learning la nivel elementar; descriere RTL în Verilog/VHDL; sinteză logică și implementare completă Place & Route (P&R); simulări funcționale digitale și AMS. Unelte software: Instrumente CAD pentru sinteză digitală și P&R; Cadence pentru simulări AMS. Competențe necesare: Circuite Integrate Digitale (CID), logică secvențială, FSM, Verilog/VHDL. Notă: Pentru această temă, se vor realiza obligatoriu: - scheme electronice complete; - simulări funcționale pre-layout și post-layout; - implementare digitală completă, cu sinteză și Place & Route (P&R).