**Universitatea Tehnică "Gheorghe Asachi" din Iași**
**Facultatea Electronică, Telecomunicații și Tehnologia Informației**
**Departamentul Bazele Electronicii**

Către Decanatul Facultății Electronică, Telecomunicații și Tehnologia Informației

Vă transmitem lista cu îndrumătorii proiectelor de diplomă din cadrul departamentului Bazele Electronicii, numărul de locuri repartizate pentru fiecare cadru didactic, aferente studenților de anul III precum și lista temelor sau a tematicilor cadru, propuse pentru elaborarea respectivelor proiecte de diplomă, de către fiecare cadru didactic.

Pentru studenții care repetă anul III se va păstra repartiția pe îndrumători de lucrare de diplomă, din anul precedent.

Repartizarea studenților de la secția MON pe îndrumătorii de diplomă se va face la o dată care se va stabili și transmite ulterior.

| Nr. Crt. | Cadru didactic | MON | TST-EN | EA | Total |
|---|---|---|---|---|---|
| **1** | Prof. dr. ing. Iulian Ciocoiu | **4** | **2** | | **6** |
| **2** | Conf. dr. ing. Damian Imbrea | **4** | **1** | | **5** |
| **3** | Conf. dr. ing. Cristian Neacșu | **4** | **1** | | **5** |
| **4** | Conf. dr. ing. Liviu Ţigăeru | **4** | **1** | | **5** |
| **5** | Ș.l. dr. ing. Radu Matei | **2** | **1** | | **3** |
| **6** | Ș.l. dr. ing. Andrei Maiorescu | **3** | **1** | | **4** |
| **7** | Ș.l. dr. ing. Paul Ungureanu | **3** | **1** | | **4** |
| **8** | Ș.l. dr. ing. Arcadie Cracan | **3** | | | **3** |
| **9** | Ș.l. dr.ing. Nicolae Cojan | **3** | **1** | | **4** |
| **10** | Ș.l. dr. ing. Gabriel Bonteanu | **4** | | | **4** |
| **11** | Ș.l. dr. ing. Dan Butnicu | **2** | **2** | | **4** |
| **12** | Asist. dr. ing. Nicolae Patache | **1** | | | **1** |
| **13** | Asist. drd. ing. Vasile Grosu | **1** | **1** | | **2** |
| **14** | Asist. drd. ing. Irina Pavel | **1** | | | **1** |
| **15** | Asist. drd. ing. Adrian Obuhov | **1** | | | **1** |
| | **Total** | **40** | **12** | **0** | **52** |

| Nr. | Cadru Didactic | Nr. locuri | Teme propuse pentru lucrarea de diplomă |
|---|---|---|---|
| 1 | Prof. dr. ing. Iulian Ciocoiu | 4MON, 2TST | **1. Aplicații biometrice folosind semnale ECG sau EMG**<br>Clasa de proiecte: analiza seriilor de timp, extragere de trăsături, clasificare<br>Scop: Implementarea și testarea unor algoritmi de recunoaștere biometrică folosind semnale ECG sau EMG și clasificatoare bazate pe arhitecturi de rețele neurale, respectiv Bag-of-Words.<br>Software:<br>- MATLAB și toolbox-uri specifice/biblioteci Python<br>Documentație:<br>- set de articole din literatura de specialitate<br>- baze de date publice cu înregistrări de semnale ECG/EMG<br>Cerințe:<br>- implementarea și testarea algoritmilor de extragere de trăsături și clasificare evaluarea comparativă a performanţelor de recunoaștere folosind baze de date publice<br>**2. Studiu comparativ al performanțelor algoritmilor de detecție de obiecte bazați pe arhitecturi neurale de tip *Deep Learning***<br>Clasa de proiecte: recunoaștere de forme, prelucrare de imagine<br>Scop: Analiza comparativă a performanţelor de detecție și a vitezei de lucru corespunzătoare unor algoritmi de detecție de obiecte din imagini statice bazați pe arhitecturi de tip *Deep Learning* din familia YOLO.<br>Software:<br>- MATLAB și toolbox-uri specifice/platforma Roboflow/biblioteci Python<br>Documentație:<br>- set de articole din literatura de specialitate<br>- baze de date publice<br>Cerințe:<br>analiza comparativă a performanţelor de detecție și a vitezei algoritmilor YOLO.<br>**3. Algoritmi de îmbunătățire a calității imaginilor afectate de condiții meteo nefavorabile**<br>Clasa de proiecte: prelucrarea imaginilor<br>Scop: Analiza comparativă a performanţelor unor algoritmi de îmbunătățire a calității imaginilor statice afectate de condiții meteo nefavorabile (ploaie, ninsoare).<br>Software:<br>- MATLAB și toolbox-uri specifice<br>Documentație:<br>- set de articole din literatura de specialitate<br>Cerințe:<br>analiza comparativă a performanţelor unor algoritmi de îmbunătățire a calității imaginilor afectate de condiții meteo nefavorabile<br>**4. Aplicații ale rețelelor neurale de tip *Deep Learning* în clasificarea semnalelor ECG**<br>Clasa de proiecte: analiza seriilor de timp, extragere de trăsături, clasificare<br>Scop: Implementarea și testarea unor algoritmi de clasificare a semnalelor ECG în funcție de patologii utilizând arhitecturi de rețele neurale de tip *Deep Learning*.<br>Software:<br>- MATLAB și toolbox-uri specifice<br>Documentație:<br>- set de articole din literatura de specialitate<br>- baze de date publice cu înregistrări de semnale ECG<br>Cerințe:<br>- implementarea unor algoritmi de extragere de trăsături și clasificare a semnalelor ECG în funcție de patologie<br>- testarea performanţelor de clasificare folosind baze de date publice<br>**5. Aplicații ale algoritmilor de Computer Vision/Machine Learning/Deep Learning folosind platforma Raspberry Pi**<br>Clasa de proiecte: detecție/clasificare de obiecte<br>Scop: Implementarea și testarea unor algoritmi de detecție/clasificare a obioectelor folosind platforma Raspberry Pi.<br>Software:<br>- Python și biblioteci specifice<br>Documentație:<br>- set de articole din literatura de specialitate<br>- baze de date publice<br>Cerințe:<br>- implementarea și testarea unor algoritmi de detecție a fețelor |

| | | | |
|---|---|---|---|
| | | | - implementarea și testarea unor algoritmi de detecție a semnelor de circulație |
| 2 | Conf. dr. ing. Damian Imbrea | 4MON, 1TST | Teme proiect:<br>1. Circuite PLL<br>2. Amplificatoare rail-to-rail<br>3. Convertoare digital-analogice<br>4. Convertoare analog-digitale<br>5. Circuite de refacere a semnalului de ceas<br>6. Line driver / Pad driver<br>7. Referinţe de tensiune / curent<br>8. Convertoare liniare curent-frecvenţă<br>Cunoştinţe necesare (Cadence):<br>1. Tehnologii CMOS<br>2. Editare scheme şi simboluri<br>3. Simulare (Spectre)<br>4. Layout (Virtuoso) / Verificare (Assura, Calibre)<br>5. Extragere elemente parazite (RC) / Simulare post-layout |
| 3 | Conf. dr. ing. Cristian Neacsu | 4MON, 1TST | 1. Proiectare circuite VLSI analogice - 2 locuri<br>1.1 Referințe de tensiune și de curent<br>1.2 Sensori de temperatura în tehnologie MOS<br>Cunoștințe necesare obligatorii<br>Utilizarea programului Matlab (script)<br>Utilizarea simulatorului Cadence (Spectre)<br>Proiectarea circuitelor analogice si digitale VLSI<br>Statistica matematica<br>2. Pachete de programe pentru Statistica in optimizarea proiectării circuitelor integrate analogice<br>2.2-2.4 Utilizarea proiectării experimentelor (design of experiments), a analizei Monte Carlo si a analizei ANOVA în Proiectarea VLSI analogica - 4 locuri<br>Cerinte obligatorii<br>Statistica matematica<br>Utilizare program simulare Spectre/Cadence<br>Programare C++, Matlab, Python, |
| 4 | Conf. dr. ing. Liviu Ţigăeru | 4MON, 1TST-EN | **1. Proiectare arhitectură procesor / microcontroler**<br>*Cerinte:*<br>• cunostinte temeinice de Circuite Integrate Digitale (CID)/circuite aritmetice, limbaj Verilog;<br>• capacitatea de a înțelege documentatia scrisă în limbă engleză.<br>*Descrierea temei:* tema constă în proiectarea, modelarea Verilog, verificarea functionala si implementarea pe dispozitiv FPGA a unei arhitecturi de procesor (MIPSv1 multiciclu, MIPSv1 pipeline, RISC-V) sau microcontroler, pornind de la specificațiile de proiectare descrise prin intermediul arhitecturii setului de instrucțiuni. Pentru microcontroler, proiectarea arhitecturii se va realiza pornind de la specificatiile foii de catalog a microcontrolerului ales.<br>*Etapele proiectului:*<br>• Documentare: se vor consulta referințele bibliografice specifice domeniului;<br>• Proiectarea arhitecturii sistemului digital – pornind de la specificațiile de proiectare, se stabilește arhitectura sistemului, prin metodologia *Top-Down*,<br>• Modelarea Verilog a procesorului/microcontrolerului<br>• Verificarea funcțională a procesorului/microcontrolerului<br>• Sinteza logică și implementarea pe dispozitiv FPGA a procesorului/microcontrolerului<br>• Testarea practică a procesorului/microcontrolerului, implementat intr-o aplicatie elementara. |

| | | | |
|---|---|---|---|
| | | | **2. Proiectare sistem digital pentru prelucrarea imaginilor digitale**<br>*Cerinte:*<br>• cunostinte temeinice de Circuite Integrate Digitale (CID)/circuite aritmetice, limbaj Verilog;<br>• cunostinte limbaj matlab sau Python<br>• capacitatea de a înțelege documentatia scrisă în limbă engleză,<br>*Descrierea temei:* tema constă în proiectarea unui sistem digital care implementează un algoritm specific domeniului procesării imaginilor digitale. Algoritmul ales poate fi unul din următoarele categorii:<br>• transformate geometrice ale imaginii (*geometric image transformations*)<br>• algoritmi pentru îmbunătățirea contrastului imaginii (*contrast enhancement techniques*);<br>• filtre spațiale pentru filtrarea zgomotului (*spatial filtering*)<br>• algoritmi de procesare morfologica (*morphological image processing*)<br>• algoritmi pentru detectia conturului obiectelor (*edge detection*)<br>• algoritmi pentru segmentarea imaginilor (*image segmentation*)<br>• algoritmi pentru extragerea trasaturilor din imagini (*feature detection*)<br>*Etapele proiectului:*<br>• documentare: se vor consulta referințele bibliografice specifice domeniului;<br>• modelare în Matlab sau Python a funcționalității sistemului – se vor dezvolta modele ale sistemului ales ca temă, pe baza funcțiilor implementate în librării (Image Processing Toolbox – Matlab, sau OpenCV/skimage – Python)<br>• proiectarea arhitecturii sistemului digital – pornind de la specificațiile de proiectare, se stabilește arhitectura sistemului, prin metodologia *Top-Down*<br>• verificarea funcțională a sistemului digital; în etapa de verificare functională se vor utiliza modelele dezvoltate în etapa 2 în Matlab/Python, care vor furniza rezultate utilizate ca referință în procesul de verificare<br>• sinteza logică și implementarea pe dispozitiv FPGA a sistemului<br>• verificarea practică sistemului implementat.<br><br>**3. Proiectare și implementare rețea neurală artificială**<br>*Cerinte:*<br>• cunostinte temeinice de Circuite Integrate Digitale (CID)/circuite aritmetice, limbaj Verilog;<br>• cunoștinte limbaj Matlab sau Python<br>• capacitatea de a înțelege documentatia scrisă în limbă engleză,<br>*Descrierea temei:* tema constă în proiectarea unei rețele neurale artificiale, modelarea HDL și implementarea pe dispozitiv FPGA.<br>*Etapele proiectului:*<br>• documentare: se vor consulta referințele bibliografice specifice domeniului;<br>• modelare în Matlab sau Python a funcționalității sistemului – se vor dezvolta modele ale rețelei neurale<br>• proiectarea arhitecturii sistemului digital – pornind de la specificațiile de proiectare, se stabilește arhitectura sistemului, prin metodologia *Top-Down*<br>• verificarea funcțională a sistemului digital; în etapa de verificare functională se vor utiliza modelele dezvoltate în etapa 2 în Matlab/Python, care vor furniza rezultate utilizate ca referință în procesul de verificare<br>• sinteza logică și implementarea pe dispozitiv FPGA a sistemului<br>• verificarea practică sistemului implementat. |

| | | | |
|---|---|---|---|
| | | | **4. Aplicații ale algoritmilor inteligenți (Computer Vision/Machine Learning/Deep Learning) folosind platforma Raspberry Pi**<br>*Cerinte:*<br>• programare în limbajul Python<br>• capacitatea de a înțelege documentatia scrisă în limbă engleză.<br>*Descrierea temei:* tema constă în proiectarea unui sistem inteligent pentru clasificarea/ detecția obiectelor prezente în imagini. Detaliile legate de aplicația dezvoltată se vor stabili după alegerea temei.<br>*Etapele proiectului:*<br>• documentare: se vor consulta referințele bibliografice specifice domeniului, librarii Python utilizate;<br>• proiectarea arhitecturii sistemului – pornind de la specificațiile de proiectare, se stabilește arhitectura sistemului.<br>• implementarea sistemului – programare in Python si optional implementare (platforma RaspberryPi);<br>• verificarea practică a sistemului implementat.<br><br>**5. Teme propuse de către studenti** în domeniile:<br>• sisteme digitale de interes pentru student: procesare/generare semnal, sisteme de calcul, etc.<br>• aplicații control drone + procesare imagini preluate de la camera dronei<br>• sisteme implementate pe platforma Raspberry –Pi, |
| 5 | Conf. dr. ing. Radu Matei | 2MON, 1TST | • **Aplicatii ale retelelor neurale celulare (CNN) in prelucrarea semnalelor si imaginilor**<br>*Cunoștințe necesare:* structura, principiul, teoria si aplicațiile rețelelor neurale celulare (CNN), din documentația existenta.<br>*Activitati:* studiul teoretic, scrierea unor functii in MATLAB pentru simularea functionarii unui CNN cu parametri dati, generarea unor pattern-uri specifice pentru diferiti parametri specificati, diverse aplicatii in prelucrarea imaginilor binare sau grayscale.<br>• **Proiectarea unor filtre liniare bidimensionale FIR sau IIR si aplicatii in filtrarea imaginilor**<br>*Cunostinte necesare:* principiile de baza ale proiectarii filtrelor analogice si digitale FIR si IIR (din cursurile SCS, PDS etc.), metode de proiectare a filtrelor bidimensionale separabile si neseparabile, in domeniul frecventa (din documentatia existenta).<br>*Activitati:* studiul teoretic, scrierea unor functii in MATLAB pentru trasarea raspunsului in frecvenra pentru diferite filtre bi-dimensionale, filtrarea unor imagini binare sau greyscale.<br>• **Proiectarea unor filtre active utilizand amplificatoare operationale**<br>*Cunostinte necesare*: structura si proprietatile amplificatorului operational (OPAMP) , (din cursul Circuite Integrate Analogice etc.), precum si notiuni de proiectarea filtrelor pasive si active.<br>*Activitati*: studiul teoretic si proiectarea asistata de calculator a filtrelor utilizand MATLAB, HSPICE, PSPICE etc.<br>• **Proiectarea unor filtre active pe baza amplificatorului operational transconductanta**<br>*Cunostinte necesare*: structura si proprietatile amplificatorului operational transconductanta (OTA) (din cursul Circuite Integrate Analogice etc.), precum si notiuni de proiectarea filtrelor pasive si active.<br>*Activitati*: studiul teoretic si proiectarea asistata de calculator a filtrelor utilizand MATLAB, HSPICE, PSPICE etc.<br>• **Sinteza unor filtre active pe baza conveiorului de curent ca element activ**<br>*Cunostinte necesare*: structura si proprietatile conveiorului de curent (CCII) (din cursul Circuite Integrate Analogice etc.), precum si notiuni de proiectarea filtrelor pasive si active.<br>*Activitati*: studiul teoretic si proiectarea asistata de calculator a filtrelor utilizand MATLAB, HSPICE, PSPICE etc |

| | | | |
|---|---|---|---|
| 6 | S.l. dr. ing. Andrei Maiorescu | 3MON, 1TST | • **Programarea sistemelor embedded pentru aplicații de retea. Realizare practica - prototip embedded:** dezvoltarea unei aplicatii de tip server WEB embedded utilizind o platforma bazata pe un microcontroler Freescale dotata cu interfata de retea UTP.<br>*Cunostinte necesare*: programare C, notiuni despre protocoale de retea.<br>*Activitati specifice*: definirea aplicatiei, cunoasterea platformei HW si SW disponibile, cunoarterea protocoalelor specifice utilizate, dezvoltarea aplicatiei in C, demonstrarea functionarii.<br>• **Proiectarea circuitelor digitale. Realizare practica - prototip FPGA:** Proiectarea unui circuit digital specific (ex. controler SPI / I2C / CAN / LIN/ automat celular / sistem CNN digital).<br>*Cunostinte necesare*: modelare HDL (preferat Verilog), arhitecturi hardware.<br>*Activitati specifice*: cunoasterea protocolului specific, modelarea dispozitivului digital, simularea functionarii, realizarea prototipului utilizind o platforma cu FPGA si demonstrarea functionarii<br>• **Dezvoltarea SoC cu Xilinx EDK. Realizare practica - prototip embedded pe FPGA:** Proiectarea unui Sistem on Chip utilizind tehnologia Xilinx Embedded Developement Kit (EDK). Dezvoltarea necesita definirea sistemului HW si proiectarea aplicatiei software.<br>*Cunostinte necesare*: modelare HDL (VHDL/Verilog), arhitecturi hardware, programare C<br>*Activitati specifice*: cunoasterea tehnologiei EDK, definirea sistemului HW, dezvoltarea aplicatiei in C, simularea sistemului HW+SW, realizarea prototipului utilizind o platforma cu FPGA si demonstrarea functionarii<br>• **Verificare funcţională a unui circuit digital. Simulare**: Crearea mediului de verificare si a testelor necesare pentru verificarea functionala a unui sistem digital<br>*Cunostinte necesare*: modelare HDL (recomandat Verilog), utilizarea unui simulator digital (ModelSim), arhitecturi hardware, notiuni de programare orientata obiect<br>*Activitati specifice*: cunoasterea limbajului SystemVerilog, proiectarea si implementarea mediului de verificare, crearea testelor, acoperire functionala prin simulare<br>• **Dezvoltarea aplicaţiilor de prelucrare a semnalelor cu DSP 6713. Realizare practica - prototip sistem cu DSP:** Dezvoltarea unei aplicatii cu specific de procesare de semnal utilizind o platforma bazata pe un DSP TI.<br>*Cunostinte necesare*: programare C, notiuni de procesare de semnal.<br>*Activitati specifice*: definirea aplicatiei, cunoasterea platformei HW si SW disponibile, dezvoltarea aplicatiei in C, demonstrarea functionarii.<br>• **Instrumentatie Virtuala – Laborator Virtual:** Echipamentele de laborator permit control extern prin interfete specializate (GPIB, RS232, USB).<br>*Cunostinte necesare*: programare C<br>*Activitati specifice*: cunoasterea echipamentelor HW, dezvoltarea interfetei in C, demonstrarea functionarii.<br><br>**Teme propuse de catre studenti, din domeniul proiectarii sistemelor digitale.** |
| 7 | S.l. dr. ing. Paul Ungureanu | 3MON, 1TST | **Aplicații de prelucrare digitală de semnal cu implementare în Matlab/Simulink și/sau Verilog/C** |
| 8 | S.l. dr. ing. Arcadie Cracan | 3MON | **Circuite Integrate VLSI Analogice/Digitale/RF/Mixte**<br>• Proiectarea convertoarelor analog-numerice (cunoștințe necesare: SCS/SS, CID, CEF, CIA, VLSIA), cu posibilitatea implicării în proiectul IPCEI ME/CT.<br>• Proiectarea referințelor și stabilizatoarelor de tensiune (cunoștințe necesare: CEF, CIA, VLSIA), cu posibilitatea implicării în proiectul IPCEI ME/CT.<br>• Proiectarea amplificatoarelor de instrumentație și circuitelor de interfațare pentru senzori (cunoștințe necesare: CEF, CIA, VLSIA), cu posibilitatea implicării în proiectul IPCEI ME/CT.<br>• Proiectarea filtrelor analogice cu funcționare în timp continuu sau timp discret (cunoștințe necesare: SCS/SS, CEF, CIA, SCA, VLSIA).<br>• Proiectarea circuitelor de comandă pentru magistrale de date (cunoștințe necesare: CEF, CIA, VLSIA), cu posibilitatea implicării în proiectul IPCEI ME/CT.<br>• Proiectarea blocurilor și subsistemelor pentru comunicații de radio-frecvență (cunoștințe necesare: SCS/SS, CEF, CIA, VLSIA). |

| | | | |
|---|---|---|---|
| | | | • Proiectarea circuitelor de memorie (cunoștințe necesare: CID, CIA, VLSIA, VLSID).<br>• Proiectarea unui microprocesor RISC-V (cunoștințe necesare: CID, LDH, VLSI-Rec, ASPC).<br>• Verificarea funcțională a unui microprocesor/sistem digital (cunoștințe necesare: PCLP, POO, CID, LDH, VLSI-Rec), cu posibilitatea implicării în proiectul IPCEI ME/CT.<br>• Verificarea formală a unui sistem digital (cunoștințe necesare: CID, LDH, VLSI-Rec)<br>Altele. |
| 9 | S.l. dr.ing. Nicolae Cojan | 3MON, 1TST | • Proiectare de circuite integrate: amplificatoare (cu câștig fix sau variabil, liniare sau in comutatie, rail to rail), generatoare (fixe si comandate), surse de alimentare, referinte (curent, tensiune),buffere.<br>• Senzori ( câmp magnetic, temperatură) și aplicații specifice.<br>• Convertoare AD si DA, convertoare frecvență-tensiune, temperatură-frecvență, etc.<br>• Circuite cu offset redus (chopper, etc).<br>• Elemente de circuit simulate.<br>• Circuite PLL.<br>• Circuite cu eșantionare si memorare<br>• Convertor temperatura – frecventa<br>• Amplificator de instrumentație cu mod de lucru in curent |
| 10 | Ș.l. dr. ing. Gabriel Bonteanu | 3MON | **Proiectarea unei căi de semnal pentru aplicații de măsurare cu senzori inteligenți de tip magnetic/CMUT**<br>**Convertoare analog-numerice**<br>**Elemente de circuit controlate electric**<br>▪ multiplicatoare de capacitate<br>▪ amplificatoare transconductanta ajustabile<br>**Filtre analogice cu funcționare în timp continuu -> filtre $G_m$-C**<br>**Referinte de tensiune**<br>**Stabilizator LDO**<br>**Sintetizoare de frecvența**<br>**Oscilatoare de jitter scăzut**<br><br>*Cunoștințe necesare:* DE CEF SCS CIA VLSIA/D BTME |
| 11 | Ș.l. dr. ing. Dan Butnicu | 1MON, 2TST | • **Evaluarea fiabilității generale a convertoarelor DC-DC de tip PoL (point of load) prin intermediul unor metrice cheie general acceptate** (MTBF, failure rate) *folosind metode de predicție bazate pe standarde de fiabilitate general acceptate* (MIL-HDBK-217F, IEC-TR-62380, etc.) și *simulări ale comportării dpdv termic ale circuitelor electronice* folosind programe de simulare pe computer (PSPICE, PSIM, COMSOL).<br><br>• **Evaluarea fiabilității generale a convertoarelor DC-DC de tip PoL (point of load) prin intermediul unor metrice cheie general acceptate** (MTBF, failure rate) *folosind metode de predicție bazate pe standarde de fiabilitate general acceptate* (MIL-HDBK-217F, IEC-TR-62380, etc.) și *preluarea temperaturii capsulei dispozitivelor componente* necesară calculării factorului de stres termic *prin metode clasice.*<br><br>• **Evaluarea fiabilității generale a convertoarelor DC-DC de tip PoL (point of load) prin intermediul unor metrice cheie general acceptate** (MTBF, failure rate) *folosind metode de predicție bazate pe standarde de fiabilitate general acceptate* (MIL-HDBK-217F, IEC-TR-62380, etc.) și *preluarea temperaturii reale a capsulei dispozitivelor componente* necesară calculării factorului de stres termic *prin intermediul dispozitivelor IR.*<br><br>• **Evaluarea fiabilității generale comparată a convertoarelor DC-DC de tip PoL (point of load) prin intermediul unor metrice cheie general acceptate** |

| | | | |
|---|---|---|---|
| | | | (MTBF, failure rate) *folosind metode de predicție bazate pe standarde de fiabilitate general acceptate* (MIL-HDBK-217F, IEC-TR-62380, etc.) și *preluarea temperaturii reale a capsulei dispozitivelor componente* necesară calculării factorului de stres termic *prin intermediul dispozitivelor IR și prin metode clasice.*<br><br>• **Evaluarea fiabilității generale a convertoarelor moderne DC-DC de tip PoL (point of load) folosind dispozitive active WBG (wide band gap) din categoria GaN (Gallium Nitrade),** *prin intermediul unor metrice cheie general acceptate* (MTBF) f*olosind metode de predicție bazate pe rapoarte de fiabilitate oferite de producător și simulări ale comportării dpdv termic ale circuitelor electronice folosind programe de simulare pe computer* (PSPICE, PSIM, COMSOL).<br><br>• **Evaluarea fiabilității generale comparată a convertoarelor DC-DC de tip PoL (point of load) clasice și moderne prin intermediul unor metrice cheie general acceptate (MTBF, failure rate)** *folosind metode de predicție bazate pe standarde de fiabilitate general acceptate* (MIL-HDBK-217F, IEC-TR-62380, etc.) și *preluarea temperaturii reale a capsulei dispozitivelor componente* necesară calculării factorului de stres termic *prin intermediul dispozitivelor IR și metode de predicție bazate pe rapoarte de fiabilitate oferite de producător și simulări ale comportării dpdv termic ale circuitelor electronice* folosind programe de simulare pe computer (PSPICE, PSIM, COMSOL).<br><br>• **Evaluarea comparativă a eficienței convertoarelor DC-DC moderne bazate pe dispozitive WBG (wide band gape) de tip eGaN ori SiC** față de convertoarele clasice bazate pe dispozitive fabricate in tehnologie Silicon.<br><br>• **Studiul selecției componentelor pasive și a dispozitivelor active din componența unor convertoare DC-DC moderne** folosind fiabilitatea și stadiul de dezvoltare.<br><br>• **Studiu Electronic workbench Hands-on folosind EIS (Electrochemical Impedance Spectroscopy)** privind evaluarea comportării acumulatorilor Li-Ion.<br><br>**Cunoștințe necesare:**<br>1. **generale:** DE/CEF/SCS/CIA<br><br>2. **specifice:** standarde internationale de predicție a fiabilității/buck converter<br><br>**Activitati:** abilități practice electronic-workbench, osciloscopie, PSPICE, PSIM, COMSOL, etc. |
| 12 | Asist. dr. ing. Nicolae Patache | 1MON | 1. Studiul filtrelor active<br>Cunoștințe necesare: DECEF CIA VLSIA BTME<br>Studiul si simulare OTA sau AO. filtre active cu OTA si AO<br>2. Studiul convertoarelor A/D<br>Cunoștințe necesare: DE, CEF, CIA, VLSIA, BTME, Convertor analog-numeric cu registru cu aproximații succesive, convertor analog-numeric pipeline, convertor analog-numeric flash, altele.<br>3. Studiul unor convertoare DC-DC integrate<br>Cunoștințe necesare: DE CEF CIA VLSIA BTME |
| 13 | asist. drd. ing. Grosu Vasile | 1MON, 1TST-EN | 1. **Modelare comportamentul unor circuite integrate analogice**<br>**Scop**: Crearea unor modele machine learning folosind diversi algoritmi din domeniu (neural networks, Gaussian process, support vector machine) pentru circuite de tip filtre pasive sau active, amplificatoare operationale, regulatoare |

| | | | |
|---|---|---|---|
| | | | liniare de tensiune, etc. Se vor modela dependentele intre performantele circuitelor si caracteristicile sale fizice.<br>Exemplu: Modelarea dependentei castigului/benzii/PSRR in functie de lungimile si latimile tranzistoarelor unui amplificator operational).<br><br>**Unelte software folosite**: MATLAB/Python, PSPICE/LTSpice, Cadence Virtuoso.<br><br>**Documentatie:** set de articole din literatura de specialitate, functii MATLAB/Python pentru rularea automata a simularilor, baza de date pentru testarea algoritmului implementat.<br><br>**Cunostiinte necesare:** PCLP, DE/CEF/SCS/CIA/VLSI-A<br><br>**2. Optimizarea modelelor machine learning pentru circuite integrate analogice folosind esantionare adaptiva**<br>**Scop**: Optimizarea modelelor machine learning folosind diversi algoritmi de esantionare adaptiva (active learning) pentru circuite de tip filtre pasive sau active, amplificatoare operationale, regulatoare liniare de tensiune, etc. Se vor modela dependentele intre performantele circuitelor si caracteristicile sale fizice.<br>Exemplu: Optimizarea unui model ce descrie dependenta castigului/benzii/PSRR in functie de lungimile si latimile tranzistoarelor unui amplificator operational).<br><br>**Unelte software folosite**: MATLAB/Python, PSPICE/LTSpice, Cadence Virtuoso.<br><br>**Documentatie:** set de articole din literatura de specialitate, functii MATLAB/Python pentru rularea automata a simularilor, baza de date pentru testarea algoritmului implementat.<br><br>**Cunostiinte necesare:** PCLP, DE/CEF/SCS/CIA/VLSI-A<br><br>**3. Optimizarea performantelor circuitelor folosind algoritmi de optimizare**<br>**Scop:** Dezvoltarea unor sisteme de optimizare a circuitelor integrate analogice folosind tehinic de optimizare (Bayesian Optimization, genetic algorithms, particle swarm optimization, etc.).<br>Exemplu: maximizarea castigului/benzii unui amplificator operational respectand niste constrangeri impuse (arie/putere consumata).<br><br>**Unelte software folosite**: MATLAB/Python, PSPICE/LTSpice, Cadence Virtuoso.<br><br>**Documentatie:** set de articole din literatura de specialitate, functii MATLAB/Python pentru rularea automata a simularilor, baza de date pentru testarea algoritmului implementat.<br><br>**Cunostiinte necesare:** PCLP, DE/CEF/SCS/CIA/VLSI-A<br><br>**Referinte pentru topic-urile tinta:**<br>C. E. Rasmussen and C. Williams, Gaussian Processes for Machine Learning, MIT Press, Cambridge, MA, 2006.<br>S. Haykin, Neural Networks and Learning Machines, Pearson Education India, Noida, 2009.<br>B. Shahriari, K. Swersky, Z. Wang, R. P. Adams and N. de Freitas, ”Taking the Human Out of the Loop: A Review of Bayesian Optimization,” in Proceedings of the IEEE, vol. 104, no. 1, pp. 148-175, Jan. 2016 |

| | | | |
|---|---|---|---|
| | | | A. Fuhg, A. Fau and U. Nackenhorst, State-of-the-art and comparative review of adaptive sampling methods for kriging, Archives of Computational Methods in Engineering 28, 2021, pp. 2689–2747.<br>Huang, Guyue, et al. "Machine learning for electronic design automation: A survey." ACM Transactions on Design Automation of Electronic Systems (TODAES) 26.5 (2021): 1-46. |
| 14 | | | |
| 15 | Asist. drd. ing. Obuhov Adrian | 1MON | **1. Proiectarea unui circuit Power-On Reset de putere redusă pentru aplicații Automotive – nivel de dificultate 8.5/10**<br><br>Cerințele proiectului:<br>• Abilitatea de a citi și înțelege documentație scrisă în limba engleză<br>• Capacitatea de a fi autodidact<br>• Cunoștințe specifice disciplinelor: DE, CEF, SS, CIA, CID, TPVLSIA<br><br>Descrierea proiectului:<br>Proiectarea la nivel de tranzistor a unui circuit de tip Power-On Reset (POR), care generează un semnal de reset când tensiunea de alimentare este în afara limitelor minime și maxime. Acest circuit este destinat aplicațiilor din domeniul circuitelor integrate pentru industria auto. Proiectul urmărește realizarea schemei conform cerințelor specificate, precum și evaluarea performanțelor circuitului în vederea validării conformității cu standardele din domeniul automotive. Proiectarea și verificarea se vor efectua utilizând suita de instrumente oferită de Cadence Design Systems: Virtuoso, ADE-L și ADE-XL.<br><br>Etapele proiectului:<br>• Stabilirea calendarului pentru activități<br>• Dezvoltare cunoștințelor tehnice și familiarizarea cu documentația proiectului<br>• Stabilirea topologiei circuitului și specificațiilor de proiectare<br>• Analiza teoretică în vederea înțelegerii funcționării la nivel de schemă<br>• Implementarea și dimensionarea circuitului la nivel de tranzistor<br>• Validarea funcționării circuitului în condiții de variații de temperatură și proces tehnologic (PVT, Monte Carlo)<br>• Post-procesarea și documentarea rezultatelor obținute<br>Referințe:<br>• Razavi, B. (2016). *Design of Analog CMOS Integrated Circuits* (2nd ed.). McGraw-Hill Professional.<br>• A. A. Antonov, M. S. Karpovich and V. Y. Vasilyev, "Power-On Reset Circuit in 180-nm CMOS With Brownout Detection, Stable Switching Points, Long Reset Pulse Duration, and Resilience to Switching Noise," in *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*<br>• H. You, D. Shi, D. Shang, Y. Zhou and S. Qiao, "A 409mV, Sub-10nW Power-on Reset Circuit Using Adaptive Accuracy Adjustment for Low Voltage Applications," *2024 IEEE International Symposium on Circuits and Systems (ISCAS)*<br><br>**2. Proiectarea unui Regulator de Tensiune LDO de Joasă Putere 1.2V 2mA – nivel de dificultate 8/10**<br><br>Cerințele proiectului:<br>• Abilitatea de a citi și înțelege documentație scrisă în limba engleză<br>• Capacitatea de a fi autodidact<br>• Cunoștințe specifice disciplinelor: DE, CEF, SS, CIA, TPVLSIA<br><br>Descrierea proiectului:<br>Proiectarea si implementarea unui regulator de tensiune la 1.2V de tip Low-drop Out (cu sau fara referinta de tensiune, dupa caz) pentru circuite analogice. Implementarea se va face la nivel de circuit cu tranzistoare.<br>Proiectul urmărește realizarea schemei conform cerințelor specificate, precum și evaluarea performanțelor circuitului în vederea validării funcționării în raport cu variațiile tehnologice. Proiectarea și verificarea se vor efectua utilizând suita de instrumente oferită de Cadence Design Systems: Virtuoso, ADE-L și ADE-XL. |

Etapele proiectului:

- Stabilirea calendarului pentru activități
- Dezvoltare cunoștințelor tehnice și familiarizarea cu documentația proiectului
- Stabilirea topologiei circuitului și specificațiilor de proiectare
- Analiza teoretică în vederea înțelegerii funcționării la nivel de schemă
- Implementarea și dimensionarea circuitului la nivel de tranzistor
- Validarea funcționării circuitului în condiții de variații de temperatură și proces tehnologic (PVT, Monte Carlo)
- Post-procesarea și documentarea rezultatelor obținute

Referințe:


- *Carusone, T. C., Johns, D. A., & Martin, K. W. (2011). Analog Integrated Circuit Design. John Wiley & Sons.*
- *Aldacher, M. (n.d.). LDO References. Retrieved April 13, 2025, from https://github.com/muhammadaldacher/muhammadaldacher/blob/main/docs/5_LDOs.md*


3. **Proiectarea unui Front-End de Radio Frecvență la 2.4 GHz în Tehnologie CMOS 45nm – nivel de dificultate 9.5/10**

Cerințele proiectului:

- Abilitatea de a citi și înțelege documentație scrisă în limba engleză
- Capacitatea de a fi autodidact
- Cunoștințe specifice disciplinelor: DE, SCS, CEF, SS, IC, M, TPVLSIA

Descrierea proiectului:

Se dorește implementarea și caracterizarea la nivel de elemente de circuit a blocurilor principale dintr-un sistem de recepție de radio frecvență la nivel de tranzistor: Amplificator LNA, Mixer, Oscilator LO etc. Circuitele active se vor implementa într-o tehnologie CMOS de 45nm. Calculul simbolic se va face în Matlab iar implementarea circuitului și caracterizarea prin simulări se va realiza cu ajutorul suitei de instrumente oferită de Cadence Design Systems: Virtuoso, ADE-L și ADE-XL.

Etapele proiectului:

- Stabilirea calendarului pentru activități
- Dezvoltare cunoștințelor tehnice și familiarizarea cu documentația proiectului
- Stabilirea topologiei circuitului și specificațiilor de proiectare
- Analiza teoretică în vederea înțelegerii funcționării la nivel de schemă
- Implementarea și dimensionarea circuitului la nivel de tranzistor
- Verificarea parametrilor căii de semnal: IIP3, NF, S11, S21 etc.
- Post-procesarea și documentarea rezultatelor obținute

Referințe:


- Razavi, B. (2011). *RF microelectronics: United States edition* (2nd ed.). Prentice Hall.
- Aldacher, M. (n.d.). *RF RX system*. Retrieved April 10, 2025, from https://github.com/muhammadaldacher/muhammadaldacher/blob/main/docs/6_RF_Rx.md.
- *ECE 5/410 RF IC Design*. (n.d.). Udel.edu. Retrieved April 10, 2025, from https://www.eecis.udel.edu/~vsaxena/courses/ece513/f18/ECE513.htm


4. **Proiectarea unei Referințe de Tensiune Bandgap de 1V, 10ppm/°C și Consum 50µA - nivel de dificultate 8.5/10**

Cerințele proiectului:

- Abilitatea de a citi și înțelege documentație scrisă în limba engleză
- Capacitatea de a fi autodidact
- Cunoștințe specifice disciplinelor: DE, CEF, SS, CIA, TPVLSIA

Descrierea proiectului:

| | | | |
|---|---|---|---|
| | | | Proiectarea si implementarea unei referințe de tensiune compensată cu temperatura de tip Bandgap pentru circuite analogice cu tensiune de ieșire 1V și consum static de 50 uA. Implementarea se va face la nivel de circuit cu tranzistoare.<br>Proiectul urmărește realizarea schemei conform cerințelor specificate, precum și evaluarea performanțelor circuitului în vederea validării funcționării în raport cu variațiile tehnologice. Proiectarea și verificarea se vor efectua utilizând suita de instrumente oferită de Cadence Design Systems: Virtuoso, ADE-L și ADE-XL.<br><br>Etapele proiectului:<br>• Stabilirea calendarului pentru activități<br>• Dezvoltare cunoștințelor tehnice și familiarizarea cu documentația proiectului<br>• Stabilirea topologiei circuitului și specificațiilor de proiectare<br>• Analiza teoretică în vederea înțelegerii funcționării la nivel de schemă<br>• Implementarea și dimensionarea circuitului la nivel de tranzistor<br>• Validarea funcționării circuitului în condiții de variații de temperatură și proces tehnologic (PVT, Monte Carlo)<br>• Post-procesarea și documentarea rezultatelor obținute<br>Referințe:<br>• Razavi, B. (2016). *Design of Analog CMOS Integrated Circuits* (2nd ed.). McGraw-Hill Professional.<br>• *Nagulapalli, R.; Yassine, N.; Tammam, A.A.; Barker, S.; Hayatleh, K. A 10.5 ppm/°C Modified Sub-1 V Bandgap in 28 nm CMOS Technology with Only Two Operating Points. Electronics **2024**, 13, 1011. https://doi.org/10.3390/electronics13061011*<br><br>**5. Proiectarea unui Filtru Trece-Jos Activ Gm-C la 10 MHz – nivel de dificultate 6/10**<br><br>Cerințele proiectului:<br>• Abilitatea de a citi și înțelege documentație scrisă în limba engleză<br>• Cunoștințe specifice disciplinelor: DE, CEF, SS, CIA, TPVLSIA<br><br>Descrierea proiectului:<br>Se va urmări studiul și implementarea unei topologii active de filtru trece-jos realizată pe baza de amplificatoare transconductanță și condensatoare. Se va folosi Matlab pentru calculul simbolic, realizarea aproximației și determinarea valorilor condensatoarelor. Proiectarea și verificarea se vor efectua utilizând suita de instrumente oferită de Cadence Design Systems: Virtuoso, ADE-L și ADE-XL.<br><br>Etapele proiectului:<br>• Stabilirea calendarului pentru activități<br>• Dezvoltare cunoștințelor tehnice și familiarizarea cu documentația proiectului<br>• Stabilirea topologiei circuitului și specificațiilor de proiectare<br>• Analiza teoretică în vederea înțelegerii funcționării la nivel de schemă<br>• Implementarea și dimensionarea circuitului la nivel de tranzistor<br>• Validarea funcționării circuitului în condiții nominale<br>• Documentarea rezultatelor obținute<br>Referințe:<br>• *S. Saini, H. Rana and P. Bhulania, "State Variable Universal Biquad GmC Filter Design and Comparative Study between Voltage and Current Modes in 180nm CMOS Process," 2021 8th International Conference on Signal Processing and Integrated Networks (SPIN)*<br><br>**6. Proiectarea unui Amplificator cu Câștig Variabil – nivel de dificultate 6/10**<br>Cerințele proiectului:<br>• Abilitatea de a citi și înțelege documentație scrisă în limba engleză<br>• Cunoștințe specifice disciplinelor: DE, CEF, SS, CIA, CID, TPVLSIA<br><br>Descrierea proiectului:<br>Se va urmări studiul și implementarea unui amplificator cu câștig variabil în tehnologie CMOS. Variația câștigului se va face pe baza selecției digitale cu un |

| | | | |
|---|---|---|---|
| | | | număr de 3 biți. Proiectarea și verificarea se vor efectua utilizând suita de instrumente oferită de Cadence Design Systems: Virtuoso, ADE-L și ADE-XL.<br><br>Etapele proiectului:<br>• Stabilirea calendarului pentru activități<br>• Dezvoltare cunoștințelor tehnice și familiarizarea cu documentația proiectului<br>• Stabilirea topologiei circuitului și specificațiilor de proiectare<br>• Analiza teoretică în vederea înțelegerii funcționării la nivel de schemă<br>• Implementarea și dimensionarea circuitului la nivel de tranzistor<br>• Validarea funcționării circuitului în condiții nominale<br>• Documentarea rezultatelor obținute<br>Referințe:<br>• *S. Panchal, S. I. T, S. Uniyal and S. Tantry, "Design and Implementation of Low Noise Amplifier and Variable Gain Amplifier for ECG Systems," 2022 IEEE 7th International conference for Convergence in Technology (I2CT), Mumbai, India, 2022* |